

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-284325

(43)Date of publication of application : 23.10.1998

(51)Int.Cl.

H01F 17/00

H01F 1/34

H01F 27/02

H01F 17/04

(21)Application number : 09-093523

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 11.04.1997

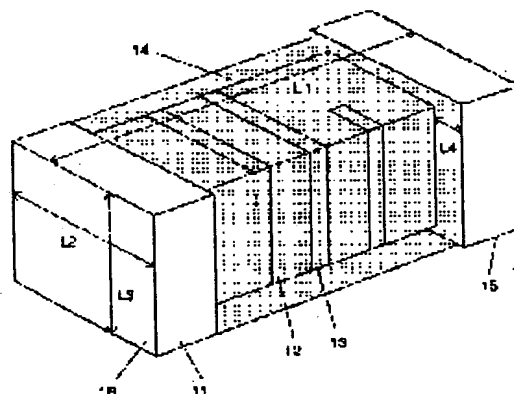
(72)Inventor : OCHIAI HIDEKAZU
SAKIDA HIROMI
ISOSAKI KENZOU

(54) INDUCTANCE ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To enable realization of high impedance and high inductance, by providing a structure such that a protection material is made of magnetic and is provided in a groove provided on a base.

SOLUTION: On a base 11 formed by pressing or extruding an insulating material, a conductive film 12 is formed by an evaporation method such as a plating method or a sputtering method. Grooves 13 provided on the base 11 and the conductive film 12 are formed by irradiation with laser beams or a mechanical method using a grindstone. A magnetic protection material 14 applied to the base 11 and the groove 13 of the conductive film 12 also enters the groove 13 of the base 11. Thus, by providing a structure such that the protection material 14 enters the grooves 13 provided on the base 11 and the conductive film 12, respectively, the quantity of the applied magnetic protection material 14 can be increased, and an element realizing high impedance and high inductance can be provided.



LEGAL STATUS

[Date of request for examination] 24.02.1999

[Date of sending the examiner's decision of rejection] 07.03.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3242022

[Date of registration] 19.10.2001

BEST AVAILABLE COPY

[Number of appeal against examiner's decision of rejection] 2000-04863

[Date of requesting appeal against examiner's decision of rejection] 06.04.2000

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-284325

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 F 17/00

H 0 1 F 17/00

G

1/34

17/04

F

27/02

1/34

Z

17/04

15/02

L

審査請求 未請求 請求項の数 9 O L (全 13 頁)

(21) 出願番号

特願平9-93523

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22) 出願日

平成9年(1997)4月11日

(72) 発明者 落合 英一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 崎田 広実

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 磯▲さき▼ 賢蔵

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 インダクタンス素子

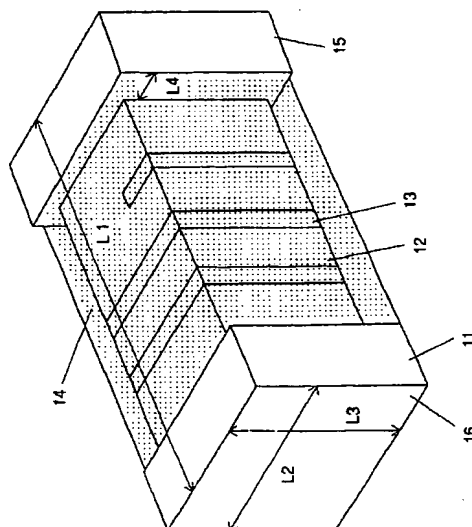
(57) 【要約】

【課題】 本発明は、高インピーダンス、高インダクタンスをするインダクタンス素子を提供することを目的としている。

【解決手段】 基台11の上に導電膜12を形成し、導電膜12及び基台11に溝13を形成し、基台11に設けられた溝13内に磁性を有する保護材14を入り込ませた。

基台
導電膜
溝
保護材

11 12 13 14



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】基台と、前記基台の上に形成された導電膜と、前記導電膜及び前記基台に設けられた溝と、前記溝を覆うように設けられた保護材とを備えたインダクタンス素子であって、保護材に磁性をもたせるとともに基台に設けられた溝内に前記保護材を設けたことを特徴とするインダクタンス素子。

【請求項2】保護材の電気抵抗を $10^7 \text{ cm } \Omega$ 以上としたことを特徴とする請求項1記載のインダクタンス素子。

【請求項3】樹脂、ガラスの少なくとも1つからなる絶縁材料と磁性材料を混合した保護材を用いたことを特徴とする請求項1、2いずれか1記載のインダクタンス素子。

【請求項4】磁性材料として酸化物磁性材料を用いたことを特徴とする請求項3記載のインダクタンス素子。

【請求項5】酸化物磁性材料としてフェライトを用いたことを特徴とする請求項4記載のインダクタンス素子。

【請求項6】絶縁材料の割合を20重量%以下としたことを特徴とする請求項3～5いずれか1記載のインダクタンス素子。

【請求項7】磁性材料の粉砕粒子の平均粒径を $0.1 \sim 10 \mu\text{m}$ としたことを特徴とする請求項3～6いずれか1記載のインダクタンス素子。

【請求項8】保護材の内側よりも外側の方が絶縁材料の割合が多いことを特徴とする請求項1～7いずれか1記載のインダクタンス素子。

【請求項9】保護材の上に更に絶縁性材料層を設けたことを特徴とする請求項1～8記載のインダクタンス素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、各種電子回路に使用される部品に用いられるインダクタ素子に関するものである。

【0002】

【従来の技術】近年、部品の小型化によって、各種の電子部品がチップ化されてきている。

【0003】そのなかで、ノイズ部品として特開昭58-79706号公報の様なものが提案されている。この様な構成によってノイズ部品を小型化することができる。

【0004】図16は従来のインダクタンス素子を示す側面図である。図16において、1は四角柱状の基台、2は基台の上に形成された導電膜、3は導電膜2に設けられた溝、4は導電膜2の上に積層された保護材である。このような電子部品は、溝の間隔などを調整することによって、所定の特性に調整する。

【0005】

【発明が解決しようとする課題】しかしながら前記従来

の構成では、高インピーダンス及び高インダクタンスの製品は作製しにくいという問題点があった。

【0006】本発明は、上記従来の課題を解決するもので、高インピーダンス及び高インダクタンスを実現できるインダクタンス素子を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明は、基台の上に形成された導電膜と、その導電膜及び基台に設けられた溝と、その溝を覆うように設けられた保護材とを備え、保護材に磁性をもたせるとともに基台に設けられた溝内に保護材を設けた構成とした。

【0008】

【発明の実施の形態】請求項1に記載の発明は、基台と、前記基台の上に形成された導電膜と、前記導電膜及び前記基台に設けられた溝と、前記溝を覆うように設けられた保護材とを備えたインダクタンス素子であって、保護材に磁性をもたせるとともに基台に設けられた溝内に前記保護材を設けたことによって、磁性を有する保護材をより多く素子に設けることができるので、高インピーダンス、高インダクタンスの素子を実現できる。

【0009】請求項2に記載の発明は、請求項1において、保護材の電気抵抗を $10^7 \text{ cm } \Omega$ 以上とすることによって、保護材に流れる電流を低減させることができるので、低周波側の損失を抑えることができる。

【0010】請求項3に記載の発明は、請求項1、2において、樹脂、ガラスの少なくとも1つからなる絶縁材料と磁性材料を混合した保護材を用いたことによって、保護材を形成する際の作業性を向上させることができ、生産性を向上させることができるとともに、特性のばらつきを抑えることができる。

【0011】請求項4に記載の発明は、請求項3において、磁性材料として酸化物磁性材料を用いたことによって、絶縁性を容易に得ることができる。

【0012】請求項5に記載の発明は、請求項4において、酸化物磁性材料としてフェライトを用いたことによって、コスト面で有利になり、粉体に加工しやすい。

【0013】請求項6に記載の発明は請求項3～5において、絶縁材料の割合を20重量%以下としたことによって、保護材中の磁性材料の密度を高くすることができるので、インピーダンス及びインダクタンスの低下を防止することができる。

【0014】請求項7に記載の発明は、請求項3～6において、磁性材料の粉砕粒子の平均粒径を $0.1 \sim 10 \mu\text{m}$ としたことによって、保護材を形成する際の作業性を向上させることができ、更に、磁気的に飽和して十分な特性を得ることができないことを防止でき、磁性材料を溝内に入りやすくすることができる。

【0015】請求項8に記載の発明は、請求項1～7において、保護材の内側よりも外側の方が絶縁材料の割合が多いことによって、保護材の機械的強度を増すことが

できる。

【0016】請求項9に記載の発明は、請求項1～8において、保護材の上に更に絶縁性材料層を設けたことによって、更に保護材の、特に表面部分の機械的強度を増すことができる。

【0017】以下、本発明におけるインダクタンス素子及び無線端末装置の実施の形態について説明する。

【0018】図1、図2は本発明の一実施の形態におけるインダクタンス素子を示す斜視図及び側面図である。

【0019】図1において、11は絶縁材料などをプレス加工、押し出し法等を施して構成されている基台、12は基台11の上に設けられている導電膜で、導電膜12は、メッキ法やスパッタリング法等の蒸着法等によって基台11上に形成される。13は基台11及び導電膜12に設けられた溝で、溝13は、レーザ光線等を導電膜12に照射することによって形成したり、導電膜12に砥石等を当てて機械的に形成されている。14は基台11及び導電膜12の溝13を設けた部分に塗布され、磁性を有した保護材で、保護材14は、基台11に設けられた溝13内にも入り込んでいる。このように、保護材14が基台11及び導電膜12それぞれに設けられた溝13内に入り込む様な構成にしたことによって、磁性を有する保護材14の塗布量等を多くすることができ、高インピーダンス、高インダクタンスの素子を得ることができる。15、16はそれぞれ端子電極が形成された端子部で、端子部15と端子部16の間には、溝13及び保護材14が設けられている。なお、図2は、保護材14の一部を取り除いた図である。

【0020】また、本実施の形態のインダクタンス素子は、インダクタンス素子の長さL1、幅L2、高さL3は以下の通りとなっていることが好ましい。

【0021】L1=0.5～2.1mm（好ましくは0.6～1.0mm）

L2=0.2～1.3mm（好ましくは0.3～0.6mm）

L3=0.2～1.3mm（好ましくは0.3～0.6mm）

L1が0.5mm以下であると、自己共振周波数f0が下がってしまうとともにQ値が低下してしまい、良好な特性を得ることができない。また、L1が2.1mmを超えてしまうと、素子自体が大きくなってしまい、電子回路等が形成された基板など（以下回路基板等と略す）回路基板等の小型化ができず、ひいてはその回路基板等を搭載した電子機器等の小型化を行うことができない。また、L2、L3それぞれが0.2mm以下であると、素子自体の機械的強度が弱くなりすぎてしまい、実装装置などで、回路基板等に実装する場合に、素子折れ等が発生することがある。また、L2、L3が1.3mm以上となると、素子が大きくなりすぎて、回路基板等の小型化、ひいては装置の小型化を行うことができない。な

お、L4（段落ちの深さ）は5μm～50μm程度が好ましく、5μm以下であれば、保護材14の厚さ等を薄くしなければならず、良好な保護特性等を得ることができない。また、L4が50μmを超えると基台の機械的強度が弱くなり、やはり素子折れ等が発生することがある。

【0022】以上の様に構成されたインダクタンス素子について、以下各部の詳細な説明をする。図3は本発明の一実施の形態におけるインダクタンス素子に用いられる導電膜を形成した基台の断面図、図4(a)、(b)は本発明の一実施の形態におけるインダクタンス素子に用いられる基台を示す図である。

【0023】まず、基台11の形状について説明する。基台11は、図3及び図4に示す様に、回路基板等に実装しやすいように断面が四角形状の中央部11aと中央部11aの両端に一体に設けられ、しかも断面が四角形状の端部11b、11cによって構成されている。なお、端部11b、11c及び中央部11aは断面四角形状としたが、五角形状や六角形状などの多角形状でも良い。中央部11aは端部11b、11cから段落ちした構成となっている。本実施の形態では、端部11b、11cの断面形状を略正四角状とすることによって、回路基板等へのインダクタンス素子を装着性を良好にした。また、本実施の形態では中央部11aに横向きに溝13を形成することによって、どのように回路基板等に実装しても方向性が無いために、取り扱いが容易になる。また、中央部11aには素子部（溝13や保護材14）が形成されることとなり、端部11b、11cには端子部15、16が形成される。

【0024】なお、本実施の形態では、中央部11a及び端部11b、11cをともに略正四角形状としたが、正五角形状等の正多角形状にしてもよい。さらに、本実施の形態では、中央部11aと端部11c、11bそれぞれの断面形状を正四角形というように同一にしたが、異なっても良い。すなわち、端部11b、11cの断面形状を正多角形状とし、中央部11aの断面形状を他の多角形状としたり、円形状としても良い。中央部11aの断面形状を円形とすることによって、良好に溝13を形成することができる。

【0025】さらに、本実施の形態では、中央部11aを端部11b、11cより段落ちさせることによって、保護材14を塗布した際に、その保護材14と回路基板等が接触することなどを防止していたが、特に保護材14の厚みや実装される回路基板等の状況（回路基板等の実装される部分に溝が形成されていたり、回路基板等の電極部が盛り上がっている等）によって、中央部11aを段落ちさせなくてもよい。中央部11aを端部11b、11cから段落ちさせないと、基台11の構造が簡単になり、生産性が向上し、さらに中央部11aの機械的強度も向上する。この様に段落ちさせない場合でも、

断面四角形状の四角柱形状としてもよいし、さらに断面を多角形状とする角柱とすることもできる。

【0026】また、図4(a)に示す様に基台11の端部の高さZ1及びZ2は下記の条件を満たすことが好ましい。

【0027】

$|Z1 - Z2| \leq 80 \mu m$ (好ましくは $50 \mu m$)
Z1とZ2の高さの違いが $80 \mu m$ (好ましくは $50 \mu m$ 以下)を超えると、素子を基板に実装し、半田等で回路基板等に取り付ける場合、半田等の表面張力によって素子が一方の端部に引っ張られて、素子が立ってしまうというマンハッタン現象の発生する確率が非常に高くなる。このマンハッタン現象を図5に示す。図5に示すように、基板200の上にインダクタンス素子を配置し、端子部15、16それぞれと基板200の間に半田201、202が設けられているが、リフローなどによって半田201、202を溶かすと、半田201、202のそれぞれの塗布量の違いや、材質が異なることによる融点の違いによって、溶融した半田201、202の表面張力が端子部15と端子部16で異なり、その結果、図5に示すように一方の端子部(図5の場合は端子部15)を中心に回転し、インダクタンス素子が立ち上がってしまう。Z1とZ2の高さの違いが $80 \mu m$ (好ましくは $50 \mu m$ 以下)を超えると、素子が傾いた状態で基板200に配置されることとなり、素子立ちを促進する。また、マンハッタン現象は特に小型軽量のチップ型の電子部品(チップ型インダクタンス素子を含む)において顕著に発生し、しかもこのマンハッタン現象の発生要因の一つとして、端子部15、16の高さの違いによって素子が傾いて基板200に配置されることを着目した。この結果、Z1とZ2の高さの差を $80 \mu m$ 以下(好ましくは $50 \mu m$ 以下)となるように、基台11を成形などで加工することによって、このマンハッタン現象の発生を大幅に抑えることができた。Z1とZ2の高さの差を $50 \mu m$ 以下とすることによって、ほぼ、マンハッタン現象の発生を抑えることができる。

【0028】次に基台11の面取りについて説明する。図6は本発明の一実施の形態におけるインダクタンス素子に用いられる基台の斜視図である。図6に示されるように、基台11の端部11b、11cそれぞれの角部11e、11dには面取りが施されており、その面取りした角部11e、11dのそれぞれの曲率半径R1及び中央部11aの角部11fの曲率半径R2は以下の通りに形成されることが好ましい。

【0029】 $0.03 < R1 < 0.15$ (mm)

$0.01 < R2$ (mm)

R1が 0.03 mm以下であると、角部11e、11dが尖った形状となっているので、ちょっとした衝撃などによって角部11e、11dに欠けなどが生じることがあり、その欠けによって、特性の劣化等が発生したりす

る。また、R1が 0.15 mm以上であると、角部11e、11dが丸くなりすぎて、前述のマンハッタン現象を起こしやすくなり、不具合が生じる。更にR2が 0.01 mm以下であると、角部11fにバリなどが発生しやすく、中央部11a上に形成され、しかも素子の特性を大きく左右する導電膜12の厚みが角部11fと平坦な部分で大きく異なることがあり、素子特性のばらつきが大きくなる。

【0030】次に基台11の構成材料について説明する。基台11の構成材料として下記の特性を満足しておくことが好ましい。

【0031】

体積固有抵抗: 10^{13} 以上 (好ましくは 10^{14} 以上)

熱膨張係数: 5×10^{-4} 以下 (好ましくは 2×10^{-5} 以下) [$20^\circ C \sim 500^\circ C$ における熱膨張係数]

誘電率: 1 MHzにおいて12以下 (好ましくは10以下)

曲げ強度: 1300 kg/cm² 以上 (好ましくは 2000 kg/cm² 以上)

20 密度: $2 \sim 5$ g/cm³ (好ましくは $3 \sim 4$ g/cm³)
基台11の構成材料が体積固有抵抗が 10^{13} 以下であると、導電膜12とともに基台11にも所定に電流が流れ始めるので、並列回路が形成された状態となり、自己共振周波数f0及びQ値が低くなってしまい、高周波用の素子としては不向きである。

【0032】また熱膨張係数が 5×10^{-4} 以上であると、基台11にヒートショック等でクラックなどが入ることがある。すなわち熱膨張係数が 5×10^{-4} 以上であると、上述の様に溝13を形成する際にレーザ光線や砥石等を用いるので、基台11が局部的に高温になり、基台11にクラックなどが生じることあるが、上述の様な熱膨張係数を有することによって、大幅にクラック等の発生を抑止できる。

【0033】また、誘電率が 1 MHzにおいて12以上であると、自己共振周波数f0及びQ値が低くなってしまい、高周波用の素子としては不向きである。

【0034】曲げ強度が 1300 kg/cm² 以下であると、実装装置で回路基板等を実装する際に素子折れ等が発生することがある。

40 【0035】密度が 2 g/cm³ 以下であると、基台11の吸水率が高くなり、基台11の特性が著しく劣化し、素子としての特性が悪くなる。また密度が 5 g/cm³ 以上になると、基台の重量が重くなり、実装性などに問題が発生する。特に密度を上記範囲内に設定すると、吸水率も小さく基台11への水の進入もほとんどなく、しかも重量も軽くなり、チップマウンタなどで基板に実装する際にも問題は発生しない。

【0036】この様に基台11の体積固有抵抗、熱膨張係数、誘電率、曲げ強度、密度を規定することによって、自己共振周波数f0及びQ値が低下しないので、高

周波用の素子として用いることができ、ヒートショック等で基台11にクラック等が発生することを抑制できるので、不良率を低減することができ、更には、機械的強度を向上させることができるので、実装装置などを用いて回路基板等に実装できるので、生産性が向上する等の優れた効果を得ることができる。

【0037】上記の諸特性を得る材料としては、アルミナを主成分とするセラミック材料が挙げられる。しかしながら、単にアルミナを主成分とするセラミック材料を用いても上記諸特性を得ることはできない。すなわち、上記諸特性は、基台11を作製する際のプレス圧力や焼成温度及び添加物によって異なるので、作製条件などを適宜調整しなければならない。具体的な作製条件として、基台11の加工時のプレス圧力を2~5t、焼成温度を1500~1600℃、焼成時間1~3時間等の条件が挙げられる。また、アルミナ材料の具体的な材料としては、 Al_2O_3 が92重量%以上、 SiO_2 が6重量%以下、 MgO が1.5重量%以下、 Fe_2O_3 が0.1%以下、 Na_2O が0.3重量%以下等が挙げられる。

【0038】なお、ノイズ部品として、インダクタンス素子を用いる場合には、基台11は磁性材料であることが好ましい。磁性材料の中でも、特に加工のしやすさや、コスト面から考慮すると、フェライト材料が好ましい。また、磁性材料であって、絶縁性を有する材料が最も好ましい。これら具体的材料としては、 $Mn-Zn$ フェライト、 $Ni-Zn$ フェライトなどの軟質強磁性の少なくとも1で構成された材料が好ましい。

【0039】次に基台11の表面粗さについて説明する。なお、以下の説明で出てくる表面粗さとは、全て中心線平均粗さを意味するものであり、導電膜12の説明等に出てくる粗さも中心線平均粗さである。

【0040】基台11の表面粗さは0.15~0.5μm程度、好ましくは0.2~0.3μm程度がよい。図7は本発明の一実施の形態におけるインダクタンス素子に用いられる基台の表面粗さと剥がれ発生率を示したグラフである。図7は下記に示すような実験の結果である。基台11及び導電膜12はそれぞれアルミナ、銅で構成し、基台11の表面粗さをいろいろ変えたサンプルを作製し、その各サンプルの上に同じ条件で導電膜12を形成した。それぞれのサンプルに超音波洗浄を行い、その後導電膜12の表面を観察して、導電膜12の剥がれの有無を測定した。基台11の表面粗さは、表面粗さ測定器（東京精密サーフコム社製 574A）を用いて、先端Rが5μmのものをを用いた。この結果から判るように平均表面粗さが0.15μm以下であると、基台11の上に形成された導電膜12の剥がれの発生率が5%程度であり、良好な基台11と導電膜12の接合強度を得ることができる。更に、表面粗さが0.2μm以上であれば導電膜12の剥がれがほとんど発生していないので、できれば、基台11の表面粗さは0.2μm以上

が好ましい。導電膜12の剥がれは、素子の特性劣化の大きな要因となるので、歩留まり等の面から発生率は5%以下が好ましい。

【0041】図8は本発明の一実施の形態におけるインダクタンス素子に用いられる基台の表面粗さに対する周波数とQ値の関係を示すグラフである。図8は以下のような実験の結果である。まず、表面粗さが0.1μm以下の基台11と、表面粗さが0.2~0.3μmの基台11と、表面粗さが0.5μm以上の基台11のそれぞれのサンプルを作製し、それぞれのサンプルに同じ材料（銅）で同じ厚さの導電膜を形成した。そして、各サンプルにおいて、所定の周波数FにおけるQ値を測定した。図8から判るように基台11の表面粗さが0.5μm以上であると、導電膜12の膜構造が悪くなることが原因と考えられるQ値の低下が見られる。特に高周波領域で顕著にQ値の劣化が見られる。また、自己共振周波数f0（各線の極大値）も基台11の表面粗さが0.5μmのものは、低周波側にシフトしている。従ってQ値の面及び自己共振周波数f0の面から見れば基台11の表面粗さは0.5μm以下とすることが好ましい。

【0042】以上の様に、導電膜12と基台11との密着強度、導電膜のQ値及び自己共振周波数f0の双方の結果から判断すると、基台11の表面粗さは、0.15μm~0.5μmが好ましく、さらに好ましくは0.2~0.3μmが良い。

【0043】また、表面粗さは、端部11b、11cと中央部11aでは、平均表面粗さを異ならせた方が好ましい。すなわち、平均表面粗さ0.15~0.5μmの範囲内で端部11b、11cの平均表面粗さを中央部11aの平均表面粗さよりも小さくすることが好ましい。端部11b、11cは導電膜12を積層することによって上述の様に端子部15、16が構成されるので、端部11b、11cの表面粗さを中央部11aより小さくすることによって、端部11b、11c上に形成される導電膜12の表面粗さを小さくできるので、回路基板等の電極との密着性を向上させることができ、確実な回路基板等とインダクタンス素子の接合をおこなうことができる。また、中央部11aには導電膜12を積層し溝13を形成するので、溝13をレーザ等で形成する際に導電膜12が基台11からはがれ落ちないように導電膜12と基台11の密着強度を向上させなければならないので、端部11b、11cよりも中央部11aの表面粗さを大きくした方が好ましい。特にレーザで溝13を形成する場合、レーザが照射された部分は他の部分よりも急激に温度が上昇し、ヒートショック等で導電膜12が剥がれることがある。従って、レーザで溝13を形成する場合には導電膜12と基台11の接合密度を他の部分よりも向上させることが必要である。

【0044】この様に中央部11aと端部11b、11cとの表面粗さを異ならせることによって、回路基板等

との密着性及び溝 13 の加工の際の導電膜 12 のはがれを防止することができる。

【0045】なお、本実施の形態では、導電膜 12 と基台 11 の接合強度を基台 11 の表面粗さを調整することによって、向上させたが、例えば、基台 11 と導電膜 12 の間に Cr 単体または Cr と他の金属の合金の少なくとも一方で構成された中間層を設けることによって、表面粗さを調整せずとも導電膜 12 と基台 11 の密着強度を向上させることができる。もちろん基台 11 の表面粗さを調整し、その上その基台 11 の上に中間層及び導電

膜 12 を積層する場合では、より強力な導電膜 12 と基台 11 の密着強度を得ることができる。

【0046】次に導電膜 12 について説明する。導電膜 12 としては、50 nH 以下の微少インダクタンスを有し、しかも 800 MHz 以上の高周波信号に対して Q 値が 30 以上のものが好ましい。この様な特性の導電膜 12 を得るためには、材料及び製法等を選択しなければならない。

【0047】以下具体的に導電膜 12 について説明する。導電膜 12 の構成材料としては、銅、銀、金、ニッケルなどの導電材料が挙げられる。この銅、銀、金、ニッケル等の材料には、耐候性等を向上させるために所定の元素を添加してもよい。また、導電材料と非金属材料等の合金を用いてもよい。構成材料としてコスト面や耐食性の面及び作り易さの面から銅及びその合金がよく用いられる。導電膜 12 の材料として、銅等を用いる場合には、まず、基台 11 上に無電解メッキによって下地膜を形成し、その下地膜の上に電解メッキにて所定の銅膜を形成して導電膜 12 が形成される。更に、合金等で導電膜 12 を形成する場合には、スパッタリング法や蒸着法で構成することが好ましい。また、構成材料に銅及びその合金を用いた場合導電膜 12 の形成厚みは 15 μm 以上が好ましい。厚みが 15 μm より薄いと、導電膜 12 の Q 値が小さくなり所定の特性を得ることができにくい。図 9 は本発明の一実施の形態におけるインダクタンス素子に用いられる導電膜の膜圧と、Q 値の関係を示すグラフである。導電膜 12 の構成材料としては銅を用い、基台 11 の材料及び表面粗さ等は、同じ条件にし、その基台 11 の上に形成する導電膜 12 の厚さを変化させ、それぞれの場合における Q 値を測定した。図 9 から判るように導電膜 12 の厚さが 15 μm 以上であると、Q 値は 30 を超えている。また、導電膜 12 の膜厚は 15 μm 以上の領域では、Q 値はあまり向上せず、又、コスト面や不良率の低減のために導電膜 12 の膜厚は 35 μm 以下とすることが好ましい。なお、導電膜 12 の膜厚は 21 μm 以上が更に好ましい。

【0048】導電膜 12 は単層で構成してもよいが、多層構造としてもよい。すなわち、構成材料の異なる導電膜を複数積層して構成しても良い。例えば、基台 11 の上に先ず銅膜を形成し、その上に耐候性の良い金属膜

(ニッケル等)を積層する事によって、やや耐候性に問題がある銅の腐食を防止することができる。

【0049】導電膜 12 の形成方法としては、メッキ法(電解メッキ法や無電解メッキ法など)、スパッタリング法、蒸着法等が挙げられる。この形成方法の中でも、量産性がよく、しかも膜厚のばらつきが小さなメッキ法がよく用いられる。

【0050】導電膜 12 の表面粗さは 1 μm 以下が好ましく、更に好ましくは 0.2 μm 以下が好ましい。導電膜 12 の表面粗さが 1 μm を超えると、表皮効果によって高周波での Q 値が低下する。図 10 は本発明の一実施の形態におけるインダクタンス素子に用いられる導電膜の表面粗さに対する周波数と Q 値の関係を示すグラフである。図 10 は下記の様な実験を通して導き出された。まず、同じ大きさ同じ材料同じ表面粗さで構成された基台 11 の上に銅を構成材料とする導電膜 12 の表面粗さを変えて形成し、それぞれのサンプルにて各周波数における Q 値を測定した。図 10 から判るように、導電膜 12 の表面粗さが 1 μm 以上であれば高周波領域における Q 値が低くなっていることが判る。更に導電膜 12 の表面粗さが 0.2 μm 以下であれば特に高周波領域における Q 値が、非常に高くなっていることがわかる。

【0051】以上の様に導電膜 12 の表面粗さは、1.0 μm 以下が良く、更に好ましくは、0.2 μm 以下とすることによって、導電膜 12 の表皮効果を低減させることができ、特に高周波における Q 値を向上させる事ができる。

【0052】更に導電膜 12 と基台 11 の密着強度は、導電膜 12 を形成した基台 11 を 400℃の温度下に数秒間放置した後に基台 11 から導電膜 12 がはがれない程度以上であることが好ましい。素子を基板等に実装した際に、素子には自己発熱や他の部材からの熱が加わることによって、素子に 200℃以上の温度が加わることがある。従って、400℃で基台 11 からの導電膜 12 のはがれが発生しない程度の密着強度であれば、たとえ素子に熱が加わっても、素子の特性劣化等は発生しない。

【0053】次に保護材 14 について説明する。保護材 14 としては、耐候性に優れ、絶縁性を示す有機材料、例えばエポキシ樹脂などの絶縁性を示す材料が用いられる。また、保護材 14 としては、溝 13 の状況等が観測できるような透明度を有する事が好ましい。保護材 14 に透明度のある材質を用いると、保護材 14 を形成した後でも、溝 13 の形状や、溝 13 の巻数及び溝 13 周辺の導電膜 12 の剥がれ等を観測することができ、不良品の発見に大きく寄与する。特に、溝 13 周辺の導電膜 12 の剥がれは、時間の経過とともに特性劣化を引き起こす原因となることがあり、この導電膜の剥がれを出荷前に判ることは非常に有用である。更に保護材 14 には透明度を有したまま、所定の色を有することが好ましい。

保護材14に赤、青、緑などの、導電膜12や端子部15、16等と異なる色を着色する事によって、素子各部の区別(端子部と溝が形成してある部分)をする事ができ、素子各部の検査などが容易に行える。特に端子部15、16に不具合な部分(電極膜などの剥がれ)が発生していると、リフローなどの処理の際に、うまく基板に素子が付かないことが生じたりすることがある。また、素子の大きさ、溝13の幅、導電膜12の種類及び厚さ、基台11の材質の内少なくとも一つで保護材14の色を変えることによって、特性や品番等の異なる素子を誤った部分に取り付けるなどのミスを抑減させることができる。また、完成品の選別を容易に行うことができるので、生産性が向上する。また、保護材14の色を電子機器の種類等によって、異ならせることによって、同一の電子機器において、保護材14が同じ色のインダクタンス素子を用いるようにすることによって、誤った部品が基板に実装されることなどを防止することができる。

【0054】従って、保護材14は、端子部15、16が露出するように設け、特性などに応じて色を付けて、しかも透明度を持たせることによって、インダクタンス素子の種類の判定が容易に行え、しかも端子部15、16を容易に検査することができ(溝13が形成されている部分を保護材で覆っているから)しかも溝13の状態なども容易に観測することができるので、工程管理が非常に簡単になり、生産性が向上する。一方従来の抵抗器のように、素子全体を覆う様に不透明な樹脂等を設ける構成では、不透明な樹脂を塗布した後、端子部は露出しておらず、端子部の観測はできないので、不良品の発見はできず、しかもレーザや砥石等で形成された溝13の周辺部の導電膜の剥がれ等も見えられないので、不良品の発見は非常に困難である。

【0055】また、保護材14は、図11に示すように溝13の角部13aと保護材14の表面までの長さZ1が5 μ m以上となるように塗布することが好ましい。Z1が5 μ mより小さいと特性劣化や放電などが発生し易くなり素子の特性が大幅に劣化することが考えられる。また、溝13の角部13aは特に放電などが発生しやすい部分であり、この角部13a上に厚さ5 μ m以上の保護材14が形成されることが非常に好ましい。また、保護材14を形成した後に再びメッキを施して電極膜等を形成することがあるが、角部13a上に5 μ m以上の保護材14が形成されていないと、電極膜等が付着すると不具合が生じる保護材14上に電極膜等が形成されることになり、特性の劣化が生じる。

【0056】更に、保護材14に磁性をもたせることによって、ノイズ部品として特に有用に機能させることができる。なお、この時保護材14の電気抵抗は10⁷ Ω 以上とする事によって、保護材14に流れる電流を低減でき、特性劣化を防止することができる。また、保護材14の構成材料としては、エポキシ樹脂、液晶ポリ

マー、プラスチック等の樹脂材料や、ガラス材料等から構成される絶縁材料と、磁性材料の粉体とを混合したものが用いられる。磁性材料としては、粉体に加工しやすく、絶縁性が高い酸化物磁性材料が好適に用いられ、特にMn-Znフェライト、Ni-Znフェライトなどの軟質強磁性の材料を用いることが好ましい。この時、絶縁材料と磁性材料の混合割合は、絶縁材料を20重量%以下で、磁性材料は80重量%以上が好ましい。更に、磁性材料の粉砕粒子の平均粒径は0.1~10 μ mとした方が好ましい。平均粒径が0.1 μ m以下であると、磁性材料が飽和してしまい所望の特性を得ることができず、平均粒径が10 μ m以上であると、基台11に設けられた溝13内に入り込みにくい。

【0057】図12は本発明の一実施の形態におけるインダクタンス素子に用いられる保護材が溝にある時とない時の周波数とインピーダンスの関係を示すグラフである。

【0058】図12のグラフからわかるように、溝13内に保護材14を設けた方が設けないときと比べてインピーダンスが高いことがわかる。この様に、本実施の形態では、導電膜12に設けた溝13に加えて、基台11に設けられた溝13内に磁性を有する保護材14を設ける構成としたことによって、高インピーダンスの素子を形成できる。また、保護材14が基台11に設けられた溝13内に入り込む構成となるので、基台11と保護材14の接合強度を向上させることもできる。また、溝13の深さを調整することによって、溝13内に入り込む保護材14の量を調整できるので、インピーダンスのある程度の調整も行うことができる。また、溝13内に入り込む保護材14には気泡などが入り込まないようにすることが好ましい。

【0059】更に、保護材14の機械的強度(特に他の部品などと接触したりする表面部分の機械的強度)を向上させるために、保護材14の表面部分には、他の部分よりも絶縁材料の含有割合を多くすることが好ましい。更に、保護材14の機械的強度を向上させるためには、保護材14の上に更にガラスや樹脂等の保護部材を設けることもできる。

【0060】次に端子部15、16について説明する。端子部15、16は、導電膜12のみでも十分に機能するが、様々な環境条件等に順応させるために、多層構造とすることが好ましい。

【0061】図13は本発明の一実施の形態におけるインダクタンス素子の端子部の断面図である。図13において、基台11の端部11bの上に導電膜12が形成されており、しかも導電膜12の上には耐候性を有するニッケル、チタン等の材料で構成される保護層300が形成されており、更に保護層300の上には半田等で構成された接合層301が形成されている。保護層300は接合層と導電膜12の接合強度を向上させるとともに、

導電膜の耐候性を向上させることができる。本実施の形態では、保護層 300 の構成材料として、ニッケルかニッケル合金の少なくとも一方とし、接合層 301 の構成材料としては半田を用いた。保護層 300 (ニッケル) の厚みは 2~7 μm が好ましく、2 μm を下回ると耐候性が悪くなり、7 μm を上回ると保護層 300 (ニッケル) 自体の電気抵抗が高くなり、素子特性が大きく劣化する。また、接合層 301 (半田) の厚みは 5 μm ~ 10 μm 程度が好ましく、5 μm を下回ると半田食われ現象が発生して素子と回路基板等との良好な接合が期待できず、10 μm を上回るとマンハッタン現象が発生し易くなり、実装性が非常に悪くなる。

【0062】以上の様に構成されたインダクタンス素子は、特性劣化が無く、しかも、実装性及び生産性が非常によい。

【0063】以上の様に構成されたインダクタンス素子について、以下その製造方法について説明する。

【0064】まず、アルミナ等の絶縁材料をプレス成形や押し出し法によって、基台 11 を作製する。次にその基台 11 全体にメッキ法やスパッタリング法などによって導電膜 12 を形成する。次に導電膜 12 を形成した基台 11 にスパイラル状の溝 13 を形成する。溝 13 はレーザ加工や切削加工によって作製される。レーザ加工は、非常に生産性が良いので、以下レーザ加工について説明する。まず、基台 11 を回転装置に取り付け、基台 11 を回転させ、そして基台 11 の中央部 11a にレーザを照射して導電膜 12 及び基台 11 の双方を取り除き、スパイラル状の溝を形成する。このときのレーザは、エキシマレーザ、炭酸ガスレーザなどを用いることができ、レーザ光をレンズなどで絞り込むことによって、基台 11 の中央部 11a に照射する。更に、溝 13 の深さ等は、レーザのパワーを調整し、溝 13 の幅等は、レーザ光を絞り込む際のレンズを交換することによって行える。また、導電膜 12 の構成材料等によって、レーザの吸収率が異なるので、レーザの種類(レーザの波長)は、導電膜 12 の構成材料によって、適宜選択することが好ましい。

【0065】溝 13 を形成した後に、溝 13 を形成した部分(中央部 11a)に保護材 14 を塗布し、乾燥させる。この時、保護材 14 には素子のインダクタンス値、素子の対応周波数、素子の大きさ、溝の幅、導電膜の種類及び厚さ、基台の材質の内少なくとも一つの違いによって、その色を異ならせることによって、上述で説明したように、素子選別などの管理が非常にし易くなり、生産性が向上する。

【0066】この時点でも、製品は完成するが、特に端子部 15、16 にニッケル層や半田層を積層して、耐候性や接合性を向上させることもある。ニッケル層や半田層は、メッキ法等によって保護材 14 を形成した半完成品に形成する。

【0067】なお、本実施の形態は、インダクタンス素子について説明したが、絶縁材料によって構成された基台の上に導電膜を形成する電子部品でも同様な効果を得ることができる。

【0068】図 14 及び図 15 は本発明の一実施の形態における無線端末装置を示す斜視図及びブロック図である。図 14 及び図 15 において、29 は音声信号を音声信号に変換するマイク、30 は音声信号を音声に変換するスピーカ、31 はダイヤルボタン等から構成される操作部、32 は着信等を表示する表示部、33 はアンテナ、34 はマイク 29 からの音声信号を復調して送信信号に変換する送信部で、送信部 34 で作製された送信信号は、アンテナを通して外部に放出される。35 はアンテナで受信した受信信号を音声信号に変換する受信部で、受信部 35 で作成された音声信号はスピーカ 30 にて音声に変換される。36 は送信部 34、受信部 35、操作部 31、表示部 32 を制御する制御部である。

【0069】以下その動作の一例について説明する。先ず、着信があった場合には、受信部 35 から制御部 36 に着信信号を送出し、制御部 36 は、その着信信号に基づいて、表示部 32 に所定のキャラクタ等を表示させ、更に操作部 31 から着信を受ける旨のボタン等が押されると、信号が制御部 36 に送出されて、制御部 36 は、着信モードに各部を設定する。即ちアンテナ 33 で受信した信号は、受信部 35 で音声信号に変換され、音声信号はスピーカ 30 から音声として出力されると共に、マイク 29 から入力された音声は、音声信号に変換され、送信部 34 を介し、アンテナ 33 を通して外部に送出される。

【0070】次に、発信する場合について説明する。まず、発信する場合には、操作部 31 から発信する旨の信号が、制御部 36 に入力される。続いて電話番号に相当する信号が操作部 31 から制御部 36 に送られてくると、制御部 36 は送信部 34 を介して、電話番号に対応する信号をアンテナ 33 から送出する。その送出信号によって、相手方との通信が確立されたら、その旨の信号がアンテナ 33 を介し受信部 35 を通して制御部 36 に送られると、制御部 36 は発信モードに各部を設定する。即ちアンテナ 33 で受信した信号は、受信部 35 で音声信号に変換され、音声信号はスピーカ 30 から音声として出力されると共に、マイク 29 から入力された音声は、音声信号に変換され、送信部 34 を介し、アンテナ 33 を通して外部に送出される。

【0071】上記で説明したインダクタンス素子(図 1 ~ 図 13 に示すもの)は、送信部 34 や受信部 35 の中のフィルタ回路やマッチング回路などに用いられており、その数は、一つの無線端末装置に数個 ~ 40 個程度用いられている。上述の様な構成のインダクタンス素子を用いることによって、良好なノイズ除去特性を得ることができるので、装置の誤動作の防止等の発生を抑制で

きる。

【0072】なお、ノイズ部品としてインダクタンス素子を用いた場合は、パーソナルコンピュータ、ワープロ、通信機器、デジタルTV、VTR等の機器のクロックラインや高速バスラインや高速アナログラインなどのノイズ対策部品として使用される。さらに、電源回路のノイズ対策部品としても使用される。

【0073】

【発明の効果】本発明は、基台に設けられた溝内に磁性を有する保護材を設けたことによって、保護材の塗布量を多くすることができるので、高インピーダンス、高インダクタンスの素子を得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態におけるインダクタンス素子を示す斜視図

【図2】本発明の一実施の形態におけるインダクタンス素子を示す側面図

【図3】本発明の一実施の形態におけるインダクタンス素子に用いられる導電膜を形成した基台の断面図

【図4】本発明の一実施の形態におけるインダクタンス素子に用いられる基台を示す図

【図5】マンハッタン現象を示す側面図

【図6】本発明の一実施の形態におけるインダクタンス素子に用いられる基台の斜視図

【図7】本発明の一実施の形態におけるインダクタンス素子に用いられる基台の表面粗さと剥がれ発生率を示したグラフ

【図8】本発明の一実施の形態におけるインダクタンス素子に用いられる基台の表面粗さに対する周波数とQ値の関係を示すグラフ

【図9】本発明の一実施の形態におけるインダクタンス素子に用いられる導電膜の膜厚と、Q値の関係を示すグ*

* ラフ

【図10】本発明の一実施の形態におけるインダクタンス素子に用いられる導電膜の表面粗さに対する周波数とQ値の関係を示すグラフ

【図11】本発明の一実施の形態におけるインダクタンス素子の保護材を設けた部分の側面図

【図12】本発明の一実施の形態におけるインダクタンス素子に用いられる保護材が溝にある時とない時の周波数とインピーダンスの関係を示すグラフ

【図13】本発明の一実施の形態におけるインダクタンス素子の端子部の断面図

【図14】本発明の一実施の形態における無線端末装置を示す斜視図

【図15】本発明の一実施の形態における無線端末装置を示すブロック図

【図16】従来のインダクタンス素子を示す側面図

【符号の説明】

11 基台

11a 中央部

11b, 11c 端部

11d, 11e, 11f 角部

12 導電膜

13 溝

14 保護材

15, 16 端子部

30 スピーカー

31 操作部

32 表示部

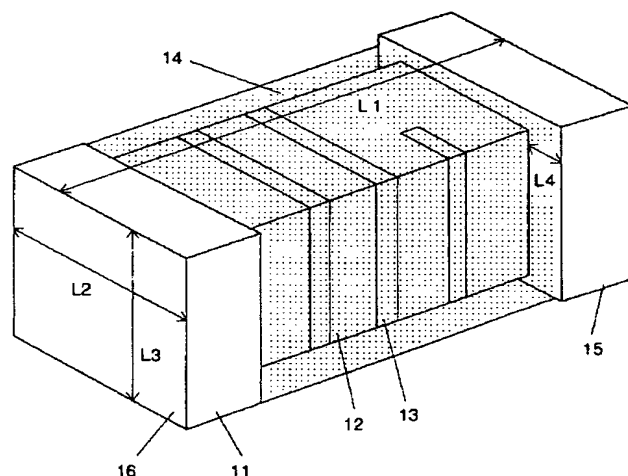
33 アンテナ

34 送信部

35 受信部

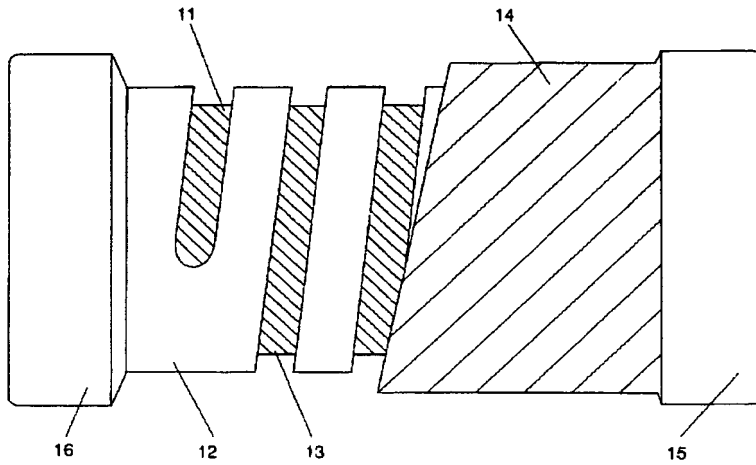
36 制御部

【図1】

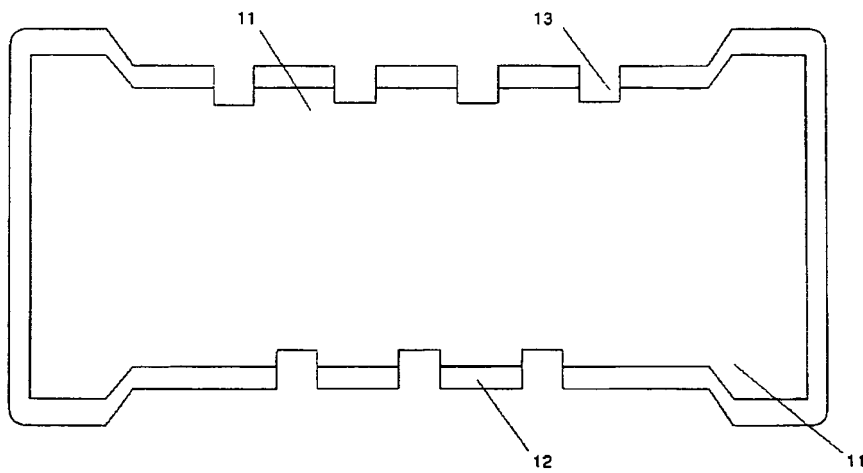


11 基台
12 導電膜
13 溝
14 保護材

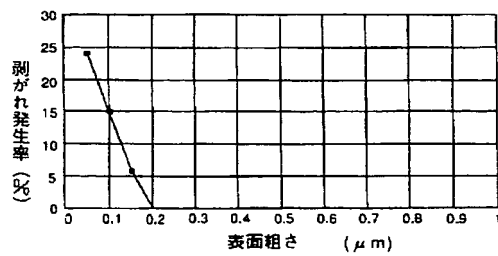
【図2】



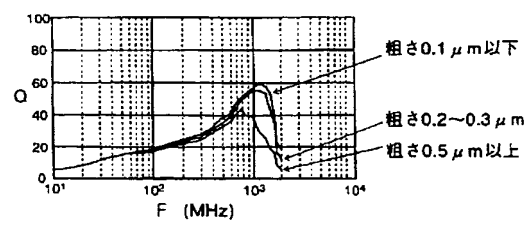
【図3】



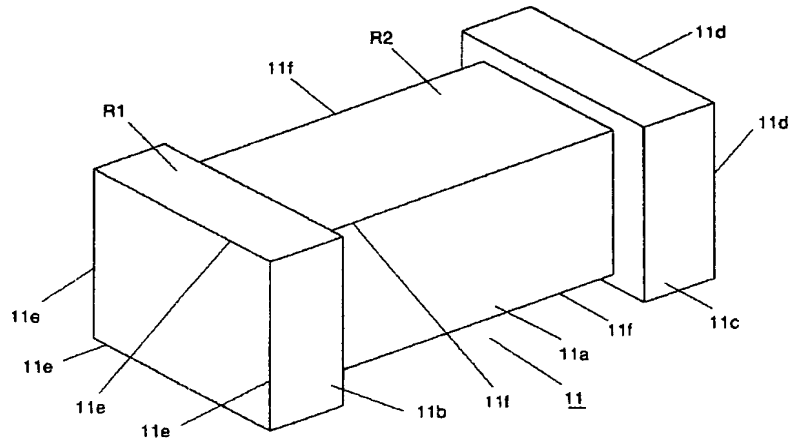
【図7】



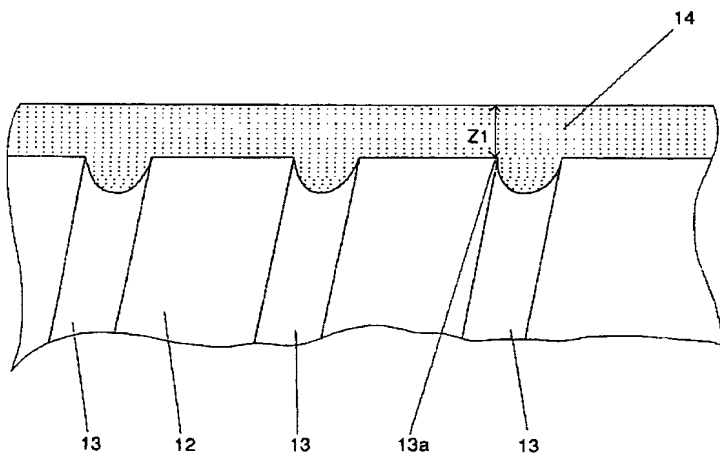
【図8】



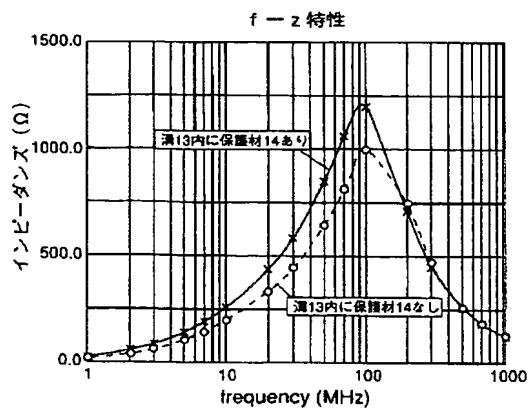
【図6】



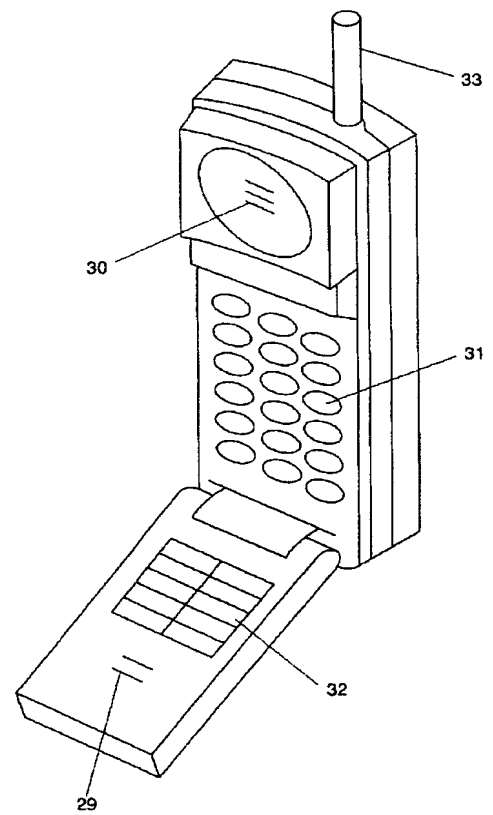
【図11】



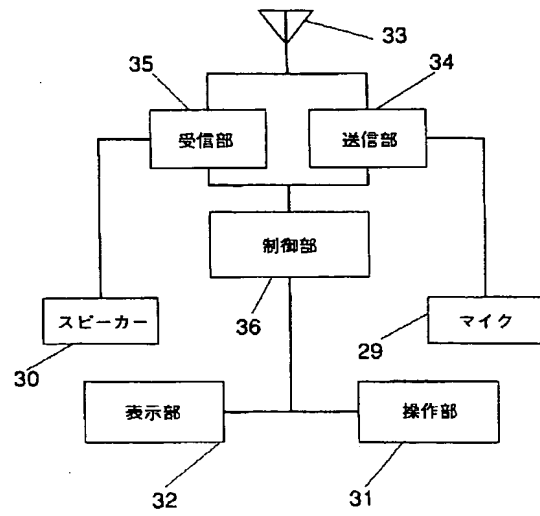
【図12】



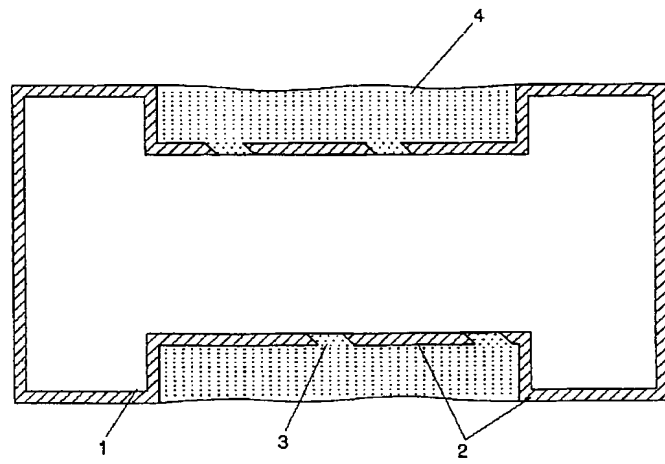
【図13】



【図14】



【図16】



THIS PAGE BLANK (USPTO)